

Vortrag am 24.2.59 im Haus der Technik e.V., Essen

Vortragender: Dipl.-Math. Wolfgang Hündler

TELEFUNKEN-DIGITAL-RECHENANLAGE TR 4

Zusammenfassung

Die Telefunken-Rechenanlage TR 4 soll umfangreiche und vielgestaltige Aufgaben lösen, die in der Wissenschaft, Technik und Wirtschaft in zunehmendem Maße gestellt werden.

TR 4 ist eine Allzweck-Rechenanlage, die mit modernen elektronischen Bauelementen, insbesondere Transistoren, aufgebaut ist. Ihre Kennzeichen sind hohe Operationsgeschwindigkeit, Ferritspeicher mit kurzer Zugriffszeit und ein reiches und intensives Befehlssystem.

Das parallele Rechenwerk weist 48 Binärstellen auf und nimmt somit das binäre Äquivalent von 13 Dezimalen auf, wovon 2 Dezimalen im Betriebsfall des gleitenden Kommas zum Exponenten gezählt werden. Bei alphanumerischen Arbeiten können 8 Charaktere zu je 6 bit (Hexaden) parallel behandelt, z.B. identifiziert werden. Grundsätzlich ist es im Rechenwerk auch möglich, dezimal in Hexaden zu addieren, wenn sich eine Konvertierung nicht lohnen sollte.

Als Arbeitsspeicher sind zwei getrennte Ferritspeicher vorgesehen, die unabhängig voneinander arbeiten können. In der ersten Ausbaustufe wird jeder eine Kapazität von 4096 Worten haben; bei Bedarf ist die Gesamtkapazität auf 32768 Ganzworte erweiterbar. Darüber hinaus können die Magnetbandgeräte der Ein- und Ausgabe als Grossraumspeicher verwendet werden.

Ein Festspeicher enthält 102^4 Ganzwortzellen (2048 Befehle) zur Speicherung von Bibliotheks-Programmen, die häufig wiederkehrende Arbeiten (z.B. Ein-, Ausgabe) vereinfachen. Dabei ist der Inhalt dieser Zellen vom Programm her nicht zu beeinflussen.

Zur Speicherung von Indizes, Rücksprungadressen u.ä. ist ein Ferritspeicher von 256 Worten zu 16 bit vorgesehen (Indexspeicher).

Die Befehle werden aus Mikrooperationen in einem anpassungsfähigen Steuersystem in übersichtlicher Weise zusammengestellt. Hierdurch ergibt sich die Möglichkeit, auch zu einem späteren Zeitpunkt noch Erweiterungen des internen Befehlssystems in einem dafür vorgesehenen Bereich durch einfaches Stecken von Karten vorzunehmen. Damit kann der Rechner auch nachträglich spezielleren Aufgaben angepasst werden.

Zwei Befehle bilden ein Ganzwort. Der Rechner gehört in die Klasse der sogenannten Ein-Adress-Rechner. Der Operationsteil enthält 8 bit und ist voll verschlüsselt. Hieraus ergibt sich eine gute Speicherausnutzung. Der Rahmen des Ein-Adress-Systems wird im übrigen bei besonderen Befehlen gesprengt, insbesondere bei Befehlen, welche die Indexrechnung oder z.B. die Vektormultiplikation betreffen. Unterschiede zwischen einem linken und einem rechten Befehlswort sind vom Programmierer nicht zu beachten.

Für die üblichen Index- bzw. Adressenoperationen ist das Befehlswerk vorgesehen, das auf den Indexspeicher zurückgreifen kann.

Während des Transports vom und zum Speicher wird eine Dreierprobe durchgeführt, die der bekannten Neunerprobe im dezimalen Zahlensystem entspricht. Hierdurch werden die Transporte einerseits und die wesentlichsten arithmetischen Operationen andererseits überwacht.

Zur Ein- und Ausgabe dienen an der Maschine vorwiegend Magnetbandgeräte, die in peripheren Geräten (Schreibmaschinen, Zeilendruckern, evtl. auch Lochstreifen- oder Lochkarten-Umsetzern) ihre Information aufnehmen oder abgeben können. Eine Überwachungsschreibmaschine ermöglicht den Eingriff direkt vom Kontrollpult her. Grundsätzlich können an die insgesamt 16 Ein- bzw. Ausgangskanäle auch andere Geräte angeschlossen werden und zum Teil gleichzeitig arbeiten.

Die Form der Eingabe-Information ist in weiten Grenzen wählbar, sie wird durch ein entsprechendes Leseprogramm interpretiert.

Unabhängig voneinander arbeitende Eingabe-Ausgabe-Register ermöglichen auch den Bereitschaftsbetrieb (Realzeit-Betrieb).



Digital-Rechenanlage TR 4

Datenblatt

Allgemeines:

Allzweckrechner für Wissenschaft, Technik und Wirtschaft.
Binär arbeitende Parallelmaschine mit Halbleiter-Schaltkreisen
Taktfrequenz 2 MHz, Leistungsbedarf ca. 1,5 kW
Mikroprogramm-Steuerwerk mit auswechselbaren Einschub-einheiten für die Befehle
Automatische Rechenkontrolle und Transportüberwachung

Zahlendarstellung:

Intern rein binär: 48 bit
Festes Komma: 13 Dezimalen im Bereich $|x| < 1$
Gleitendes Komma: 11 Dezimalen Mantisse
Zahlenbereich: $10^{\pm 38}$
Alphanumerische Zeichen: 8 x 6 bit
Einadreßbefehl: 24 bit (Halbwort)

Speicher:

2 Ferritspeicher für je 4096 Worte zu 52 bit,
erweiterbar auf insg. 28672 Worte
Zykluszeit 5,5 μ s
Festspeicher mit 1024 Worten,
erweiterbar auf insg. 4096 Worte
Ferritspeicher für 256 Kurzworte (Indexspeicher)
Magnetbandgeräte als Großraumspeicher wie bei Ein- und Ausgabe

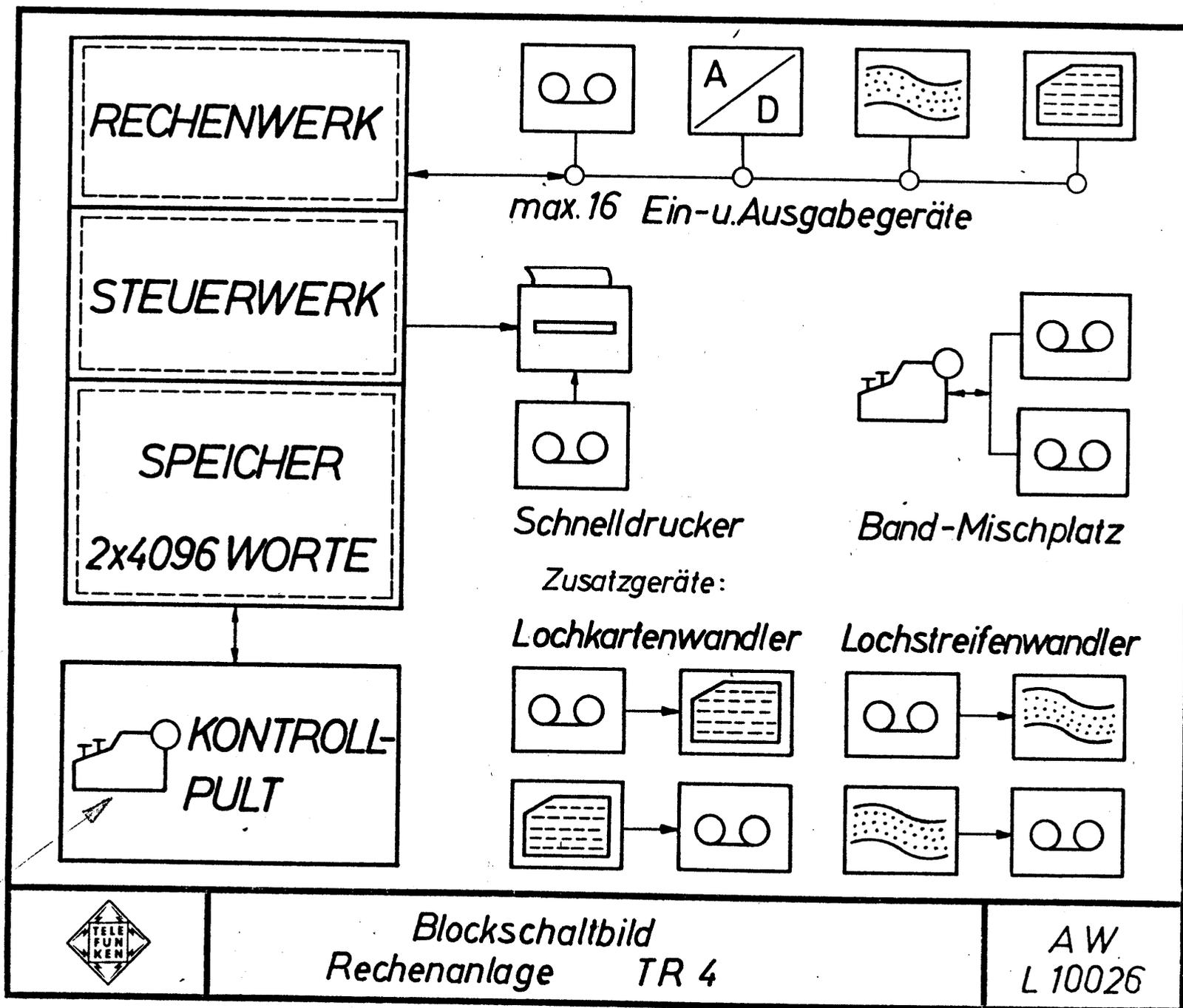
Rechenzeiten: (ohne Zugriff im Mittel)

	Festes Komma	Gleitendes Komma
Addition	4,5 μ s	20 μ s
Multiplikation	30 μ s	30 μ s

Ein- und Ausgabe:

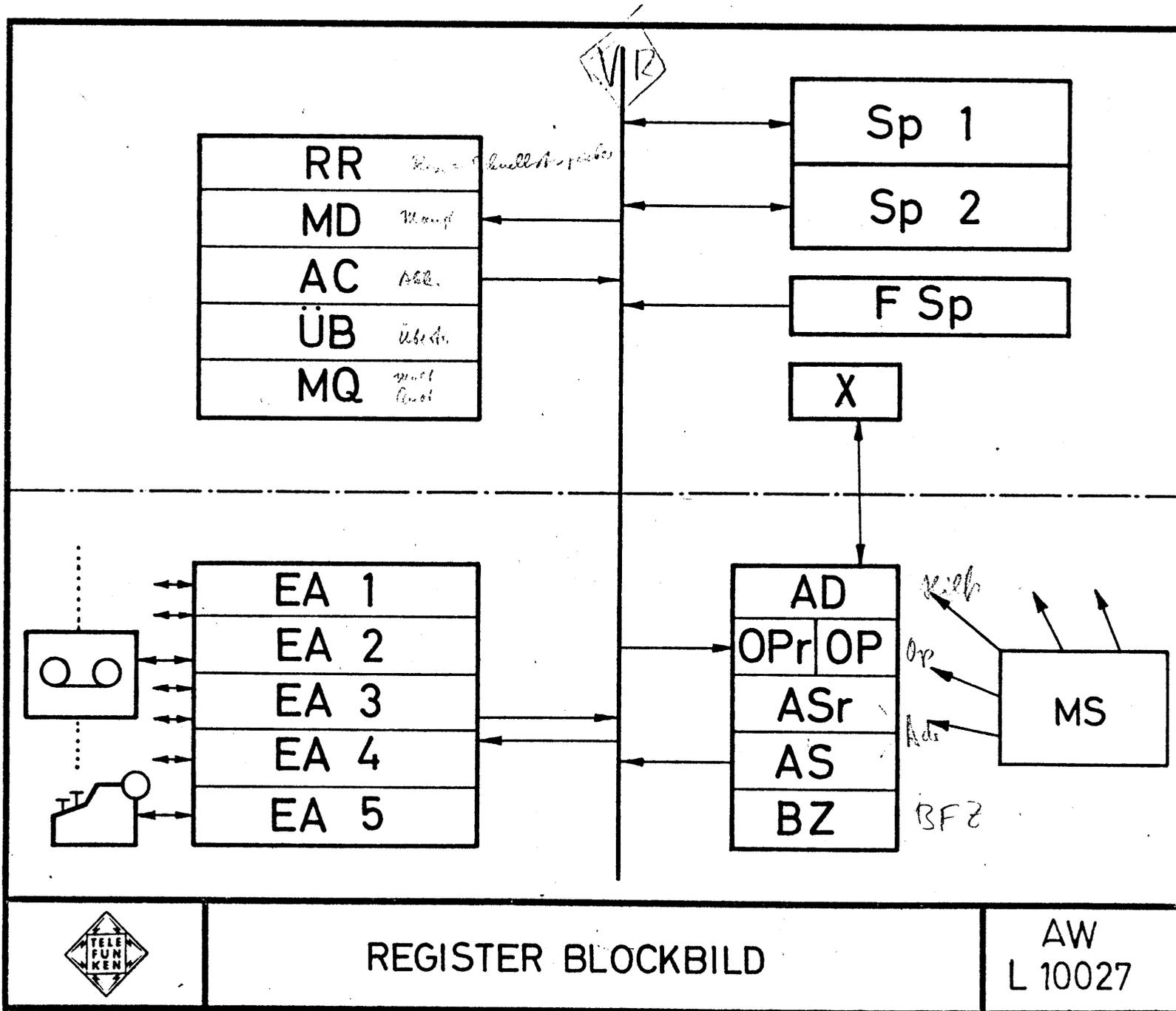
- Am Rechner angeschlossen maximal 16 Geräte:
vornehmlich Magnetbandgeräte 5000 Z/s u. 50000 Z/s
1 Überwachungsschreibmaschine am Kontrollpult
- Beschriften (Magnetisieren) der Magnetbänder über elektrische Schreibmaschine mit Bandbeschrifter
- Prüfen, Doppeln und Mischen von Magnetbändern, auch Beschriften und Ausdrucken (10 Z/s) mit Band-Misch-Platz
- Ausdrucken der Magnetbänder mit alphanumerischem Zeilenschnelldrucker
- Zusatzgeräte für Lochkarten und Lochstreifen

*erweiterbar auf
insgesamt 28672*



Blockschaltbild
Rechenanlage TR 4

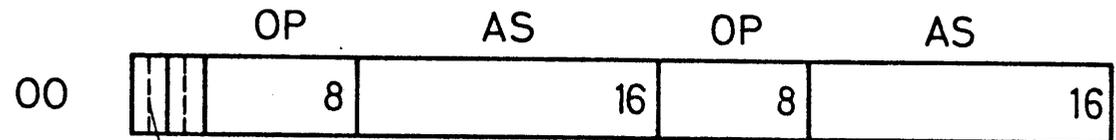
AW
L 10026



REGISTER BLOCKBILD

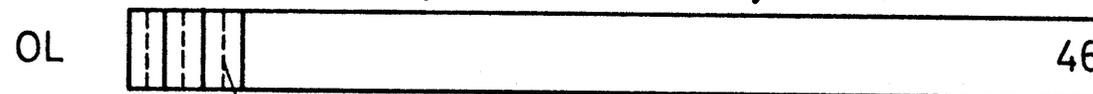
AW
L 10027

Befehlswort



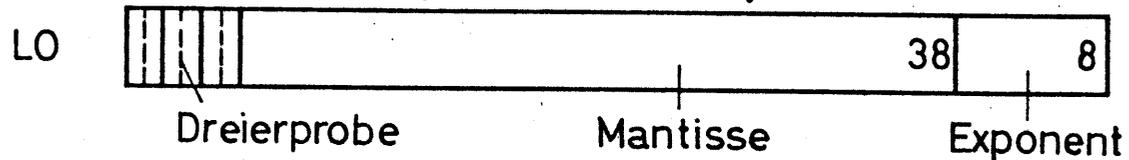
Wortkennzeichen

Zahlwort (Festkomma)



Q Zeichen

Zahlwort (Gleitkomma)

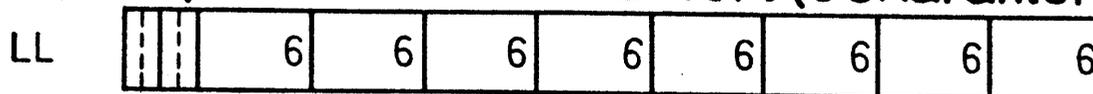


Dreierprobe

Mantisse

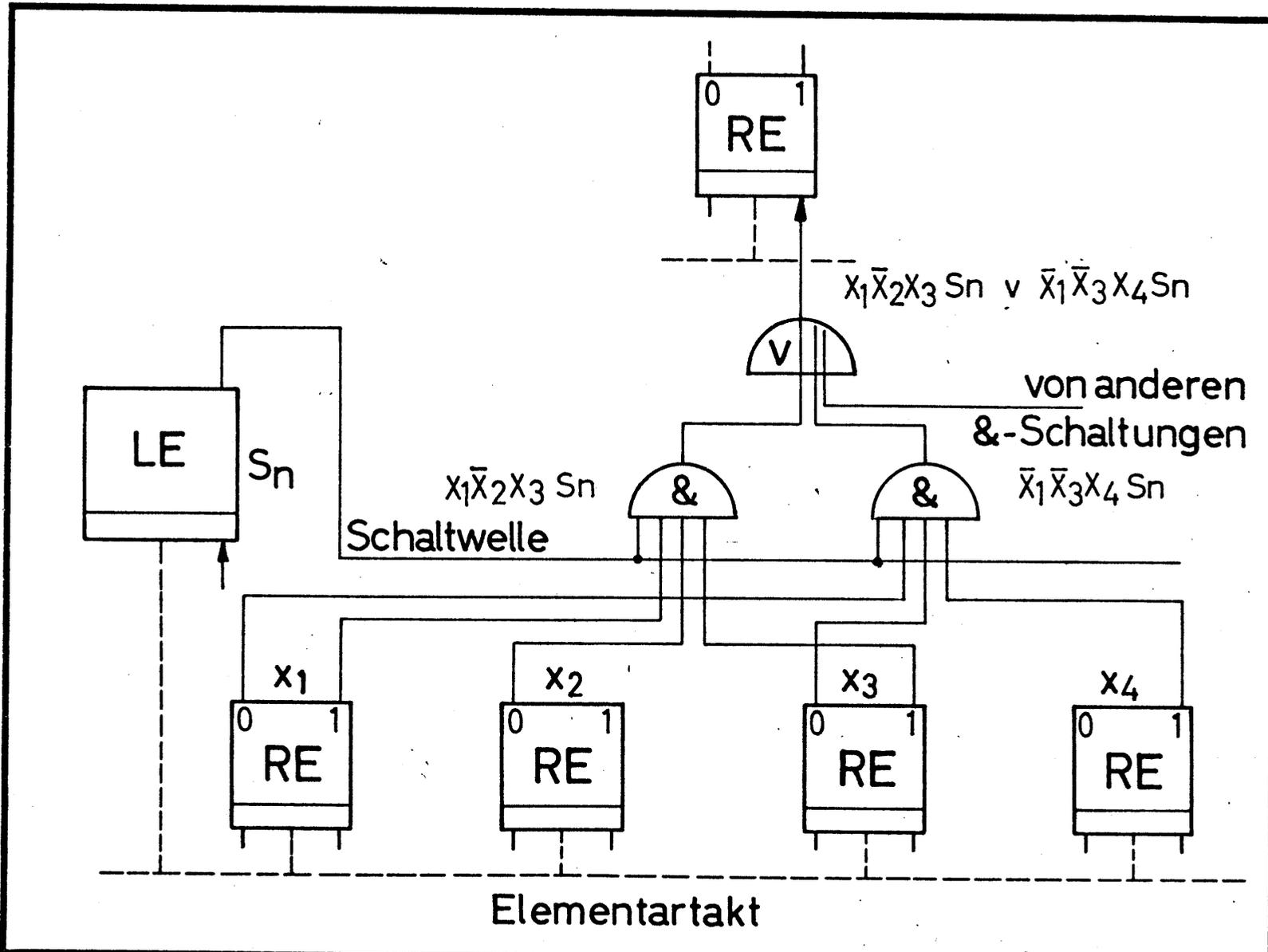
Exponent

Alphanumerisches Wort (8 Charaktere)



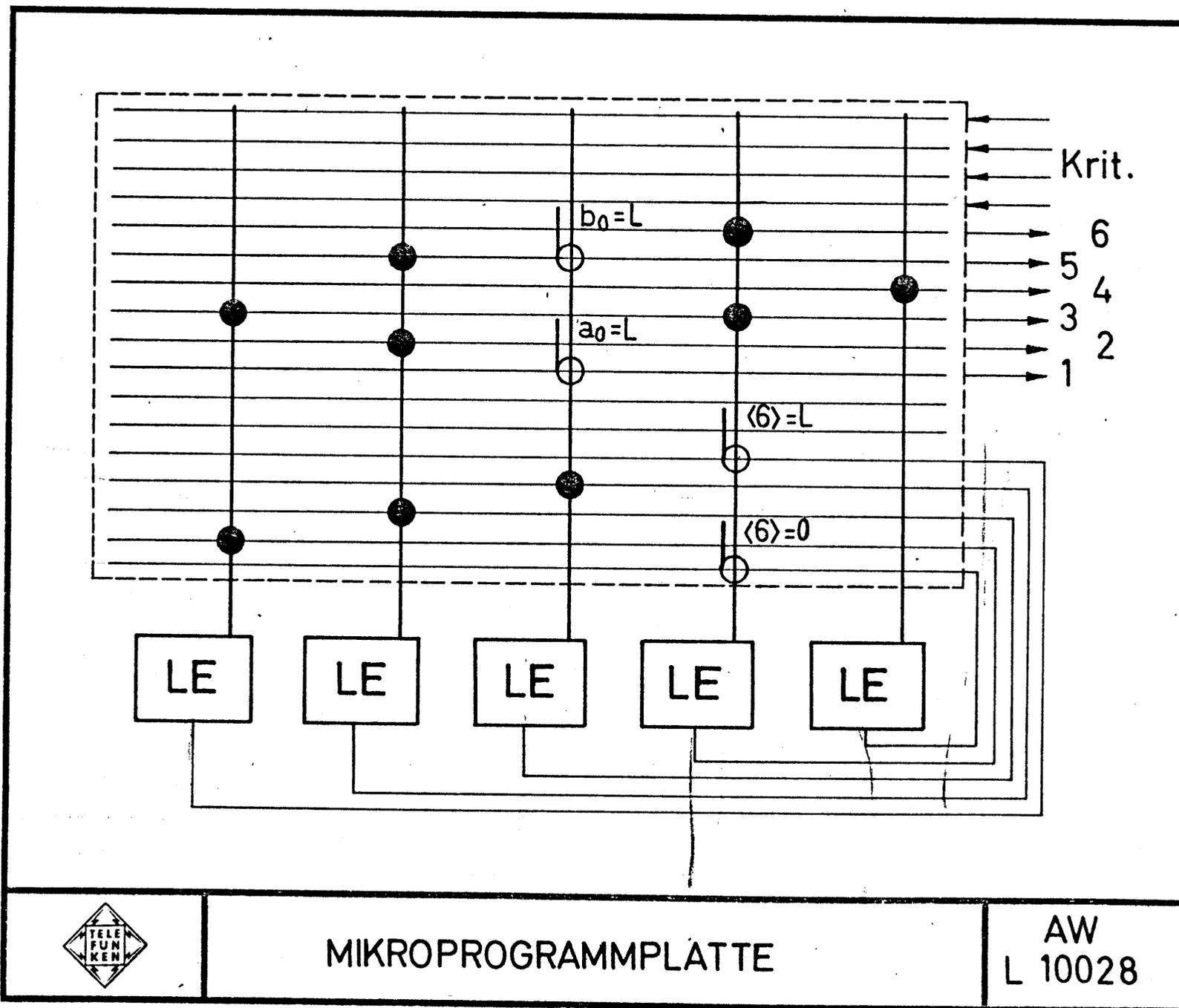
WORTSTRUKTUR

AW
L 10029



SCHALTKREISTECHNIK

AW
L 10030



MIKROPROGRAMMPLATTE

AW
L 10028

Telefunken-Digital-Rechner

Rechen- und Steuerwerk: Herr Händler

Über den Speicher wird ausführlicher in einem Referat von Herrn Dr. Leilich berichtet, während Ein- und Ausgabegeräte in einem weiteren Referat von Herrn Dr. Radius behandelt werden. An dieser Stelle können wir uns im wesentlichen auf das Rechenwerk und das Steuerwerk beschränken.

Es sollen einige Leitgedanken und Besonderheiten des Telefunken-Entwurfs herausgearbeitet werden. Zugleich soll deutlich gemacht werden, welche Erkenntnisse und welche Umstände es uns erlauben, eine sehr leistungsfähige, schnelle Rechanlage von geringer Ausdehnung zu bauen. Um die Grössenordnung aufzuzeigen, sei ein Vergleich mit der IBM 704 vorangestellt.

Unser Rechner wird etwa den 5. Teil der IBM 704 kosten, wird jedoch mehr als doppelt so schnell sein. Auch wird er räumlich nur etwa den 5. Teil in Anspruch nehmen und nur den 20. Teil des Leistungsbedarfs bezogen auf die Grundausrüstung haben.

Wir sind dabei bemüht, auf dem Wege des Literaturstudiums und des Fachgesprächs ständig neue Erkenntnisse zu sammeln, damit unser Rechner zum Zeitpunkt der Fertigstellung dem modernsten Stand entspricht. Ich komme darauf noch zu sprechen.

Zahleendarstellung (Bild 1)

Zu den verschiedenen Worttypen, die vom Magnetband aus programmgemäss in den Rechner bzw. in den Speicher geführt werden können, gehören

- 1) Zahlwort mit festem Komma
- 2) Zahlwort mit gleitendem Komma
- 3) Befehlswort (2 Einadress-Befehle)
- 4) Indexwort
- 5) Alphabetisches Wort

Die Umwandlung der dezimal eingegebenen Zahlen in das binäre Zahlensystem (und umgekehrt) besorgt die Rechenmaschine in Verbindung mit einem Fest-

speicher. Die Arbeitsgeschwindigkeit und Sicherheit der Rechenmaschine wird in keiner Weise davon berührt. Die Arbeitsgeschwindigkeit (bzw. Eingabe- und Ausgabegeschwindigkeit) wird lediglich von den Magnetbändern bestimmt. Es ist daher verständlich, dass auch die amerikanischen Spitzenmaschinen (z.B. IBM 709), die z.Zt. entwickelt werden, wieder rein binär arbeiten. Die Parallel-Maschinen sind - logisch gesehen - erheblich wendiger, sparen etwa 20% Speicherraum ein und sind bei vergleichbarem Aufwand schneller.

Die Stellenzahl wird von verschiedenen Erwägungen bestimmt. Die einfache Darstellung zeigt, dass die Zahl 48 (Anzahl der Binärstellen) den verschiedensten Unterteilungen gerecht wird und daran gemessen, optimal gewählt worden ist.

Der Mehraufwand (ca. 30%) an Schaltmitteln für die Parallel-Maschine gegenüber einer Serien-Maschine macht sich mehrfach bezahlt. Neben einer Steigerung der Rechengeschwindigkeit um etwa den Faktor 20 ergeben sich erhebliche Vereinfachungen in den Steuerungsteilen.

Die Rechengeschwindigkeit ist jedoch ein ganz wichtiger Faktor geworden. Einmal gibt es viele Aufgaben, die nur mit hoher Geschwindigkeit bewältigt werden können (z.B. Verkehrsüberwachung und -lenkung - wozu auch die Vermittlungstechnik gehört - Wettervorhersage sowie Steuerungs- und Regelvorgänge).

Zum zweiten gilt nach amerikanischen Untersuchungen der Satz, dass für die Ausfallwahrscheinlichkeit von Schaltmitteln nicht die Schaltgeschwindigkeit oder etwa die Zahl der Schaltoperationen, sondern im wesentlichen die Betriebszeiten massgebend sind.

Schaltkreistechnik (Bild 2)

Die hohe Rechengeschwindigkeit ist ausserdem ein Geschenk der Halbleiterentwicklung in Ulm. Neben Germaniumdioden (OA 160) werden Drifttransistoren (OC 614) verwendet. Die ω_c -Grenzfrequenz bestimmt im wesentlichen die erreichbare Schaltgeschwindigkeit. Bei unserem Rechner wird sie unter Einrechnung von Sicherheiten bei 2 MHz liegen. Auf grösste Sicherheit wurde

bei der Dimensionierung natürlich Wert gelegt. So kann man z.B. Streuungen der Stromverstärkung der Transistoren oder Streuungen von Daten anderer Schaltmittel in grössten Breiten zulassen, ohne dass wesentliche Eigenschaften der Schaltungen davon berührt werden.

Die Aufgabe der Schaltkreisentwicklung wurde sehr universell aufgefasst. Wir hatten uns zur Aufgabe gestellt, ein tragfähiges, vollständiges "System" zu schaffen. Dieses System sollte keinerlei Einschränkungen unterworfen sein hinsichtlich der Art der Verknüpfungen. So sollte z.B. kein Bezug genommen werden etwa auf "binäre", "dezimale", "serienmässige", "parallele" oder sonstige Arbeitsweise.

Die universelle Denkweise und die Eigenart unseres Systems enthebt uns der Notwendigkeit, für jede neue Teil-Aufgabe eine spezielle Lösung zu ersinnen. Es werden vielmehr einige Norm-Bauelemente (1. Register-Element, 2. Leistungs-Element) hergenommen und nach einfacher Vorschrift verknüpft.

Die Funktionsweise des "Systems" ist in vereinfachender Beschreibung folgende:

Eine gewünschte Verknüpfung wird durch das Steuerwerk eingeleitet, d.h. ein Leistungselement sendet eine Schaltwelle von der Dauer eines Taktintervalls an entsprechende "Und"-Schaltungen. Nun erst können diese Schaltungen wirksam werden. Vermittels der "Und"-Schaltungen werden die Inhalte von Register-Elementen abgefragt und logisch miteinander verbunden. Über "Oder"-Dioden wird das Resultat dann einem anderen (oder auch dem gleichen) Register-Element zugeführt.

Um ganz eindeutige Schaltverhältnisse zu erzielen (besonders im Falle der Einspeisung von Resultaten in ein gerade abgefragtes Register-Element) wird die Information kurzfristig, d.h. innerhalb des Taktintervalls, in Vorspeichern (Kondensatoren) eines Register-Elementes abgesetzt. Erst ein Taktimpuls (periodisch), der an jedem Register-Element liegt, legt am Ende des betrachteten Taktintervalls den Zustand des Register-Elementes fest, das nunmehr für eine neue Verknüpfung bereitsteht.

Aus solchen Grundtaktten baut sich die ganze Maschinenarbeit auf. Im vorliegenden Falle wenden wir die Schaltkreistechnik auf einen parallelen, binären Rechner an. Wir sind aber in keiner Weise darauf beschränkt. Es ist also ein Bausteinprinzip.

Informationsfluss im zentralen Rechner (Bild 3)

Normalerweise werden Zahlen aus dem Speicher in das Rechenwerk geholt. Dort werden sie verarbeitet, d.h. mit anderen Zahlen durch Rechenoperationen oder logische Operationen verbunden. Danach werden sie ggfs. wieder in den Speicher zurückgeführt und warten dort, bis sie für weitere Verknüpfungen wieder geholt werden. Vor einer Operation lagern die beiden Operanden in verschiedenen Registern des Rechenwerks. Nach der Operation lagert das Resultat im Akkumulator (AC). Diese Vereinbarung, nämlich dass das Resultat grundsätzlich im Akkumulator zu denken ist, soll den Benutzern unserer Anlage die Gedankenarbeit beim Programmieren erleichtern.

Zu den Besonderheiten des Telefunkens-Rechners gehört ausserdem ein besonderes Reserve-Register (RR), in dem Zwischenergebnisse vorübergehend abgelagert werden können. Eine Zwischenspeicherung von Teilergebnissen wird weitgehend überflüssig, wodurch die effektive Rechenzeit verkürzt wird. Dadurch, dass die Anzahl der erforderlichen Befehle kleiner wird, werden zugleich die Fehlermöglichkeiten verringert. Das zusätzliche Register kommt den Forderungen nach "automatischer Programmierung" weitgehend entgegen.

Das Steuerwerk hat die Aufgabe, die richtige Verknüpfung zur rechten Zeit auszulösen. Zu diesem Zweck läuft parallel zum Zahlenfluss im Rechenwerk der Befehlsfluss vom Speicher zum Befehlsregister. Normalerweise wird ein Befehl aus dem Speicher geholt, im Befehlsregister entschlüsselt, und demgemäss wird eine gewünschte Schaltwellenfolge im Steuerwerk ausgelöst.

Die Ausführung von Befehlen, oder auch die Ausführung von Teiloperationen ist unter Umständen von Bedingungen abhängig wie etwa vom Vorzeichen der gerade im Akkumulator befindlichen Zahl. Diese Fähigkeit, auf Bedingungen hin die Verhaltensweise zu ändern, ist bekanntlich eine wesentliche Fähigkeit moderner Rechenmaschinen.

Der Befehlszähler (BZo) hat die Aufgabe, die Speichernummer des gerade auszuführenden Befehls festzuhalten. Im Normalfall erhöht sich die Nummer des Befehls um "Eins". Im Zusammenhang mit den eben erwähnten Bedingungen kann aber davon abweichend eine Sprungadresse angegeben werden und der Rechner setzt an der bezeichneten Stelle das Programm fort.

Wie das Reserve-Register (RR) im Rechenwerk, so vereinfacht eine besondere Anordnung beim Befehlszähler abermals die Programmierung. Der Befehlszähler ist mehrschichtig (BZo, BZ1, BZ2, BZ3) und hält automatisch bei der Ankoppelung von Unterprogrammen die Rücksprungadressen fest. Wenn man bei den bisherigen Maschinen auf einen solchen Komfort verzichten konnte, ist die "Hebebühne", wie wir den mehrschichtigen Befehlszähler genannt haben, im Zusammenhang mit dem Festspeicher geradezu unerlässlich.

Ein gesondertes Übertrags-Register (ÜB) diente ursprünglich zur Beschleunigung der Multiplikation unter Umgehung einiger Schwierigkeiten, die der Übertragsbehandlung in der Transistortechnik gegenüberstehen. Inzwischen hat dieses Register im Laufe der weiteren Untersuchungen andere sehr gute Eigenschaften offenbart, so zum Beispiel bei der Untersuchung, ob 2 Zahlen identisch sind oder nicht, oder bei Indexoperationen, bei denen 3 Zahlen miteinander verglichen werden sollen.

Durch das Übertragsregister wird ausserdem die Anzahl der wirklich auszuführenden Operationen bei der Konvertierung erheblich herabgesetzt.

Mikroprogrammsteuerwerk (Bild 4)

Der Gedanke der Mikroprogrammierung wurde erstmalig in England von Wilkes entwickelt (1952) und später von Billing in Göttingen aufgegriffen (1955). Einige amerikanische Arbeiten über den Gegenstand gibt es inzwischen ebenfalls.

Gedanken der Programmiertechnik im Grossen werden hierbei auf die internen Vorgänge der Steuerung übertragen. Es gibt nicht nur Parallelen zwischen

den beiden Gebieten, sondern auch Austauschbeziehungen. So ist es z.B. möglich, nicht verdrahtete Befehle (z.B. Division) durch entsprechend mehr andere Befehle von aussen her zu ersetzen (oder umgekehrt).

Von diesen Gedankengängen ausgehend, haben wir eine eigene Variante eines Mikroprogrammsteuerwerks entwickelt. Leitgedanke dabei war eine Entwicklung der Steuervorgänge nach den "natürlichen" Koordinaten g Grundbefehle (nach Befehlsliste), t Schalt-Zeitpunkte, m Mikrooperationen.

Steckbare Matrixrähmchen M_i (für je einen Grundbefehl) mit sehr übersichtlicher Verdrahtung sind das Resultat.

Ähnlich wie im Falle des vorher erwähnten "Schaltkreissystems" ist es nach grundsätzlichen Überlegungen nicht mehr erforderlich, in jedem einzelnen Fall eine spezielle Lösung anzustreben.

Diese flexible Lösung ermöglicht eine schnelle Anpassung des Rechners an die verschiedensten Zwecke. Als Verständigungsmittel und als Anweisung für den Schaltmechaniker ist ein Notenschriftkalkül entwickelt worden.

Analogieausgabe und Programmüberwachung

Die sehr nützliche Analogieausgabe in Form von 2 Oszillographenschirmen soll bei unserer Maschine durch eine zusätzliche Einrichtung ergänzt werden. Die Analogieausgabe wird nur bei einem Teil aller Aufgaben (Programme) benötigt. Nach unseren Überlegungen kann man in der übrigen Zeit mit dem gleichen Gerät das Programm überwachen, indem man es an den Befehlszähler BZ0 anschliesst. Bei der Programmüberwachung entwirft das Gerät Bilder, die dem Flussdiagramm entsprechen, wie es der Mathematiker beim Programmieren seiner Aufgabe zeichnet. Versuche an der Münchener Rechenanlage PERM (Prof. Dr. Piloty) verliefen positiv.

Modellrechenwerk (Vorführung)

Ein kleines Modell mit 8 Binärstellen gestattet die Erprobung des Schaltkreissystems und der Steuerungsvorgänge. Die Auslegung der Normbauteile wurde für 48 Binärstellen vorgenommen.

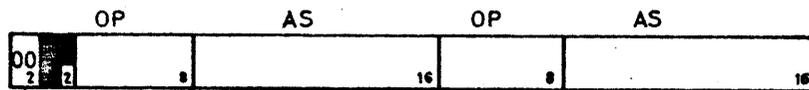
Eine einfache Rechenoperation zeigt die Wirkungsweise. Die Konvertierung (decimal-binär) bietet, wie schon erwähnt, keine grundsätzlichen Schwierigkeiten. Die Arbeit des Umdenkens der Zahlensysteme übernimmt später auch noch die Maschine in Zusammenarbeit mit dem Totspeicher.

FLU

TEIL

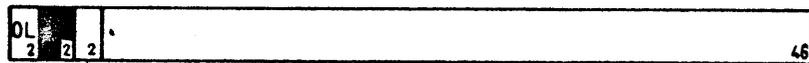
Wortstruktur

Befehlsword



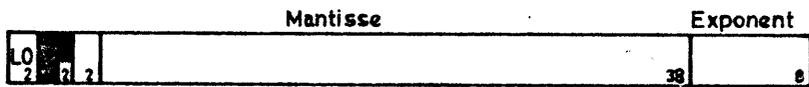
Wortkennzeichen

Zahlwort bei festem Komma



Q-Zeichen

Zahlwort bei gleitendem Komma



Dreierprobe

Alphanumerisches Wort Zeichen
8 Charaktere

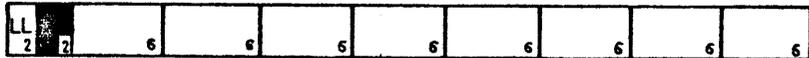


Abb.1 Wortstruktur

155

Blockschaltbild

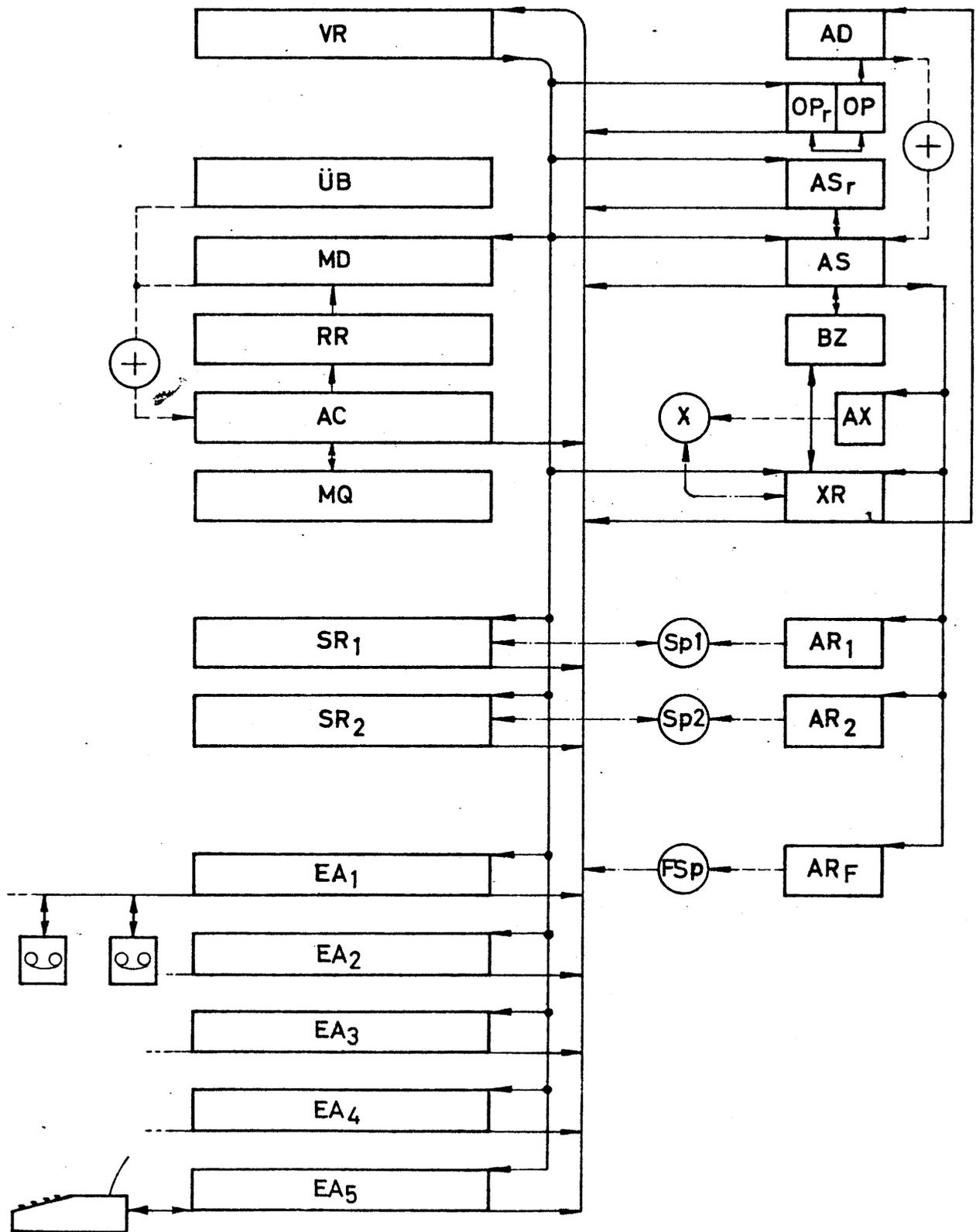


Abb. 2 Blockschaltbild

ASS

Technische Wortlänge:

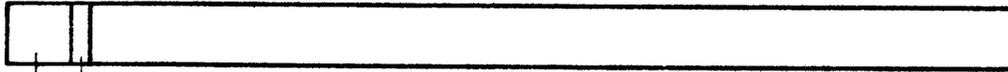
48 Binärstellen



0 (Kapazität des Rechenwerks)

47

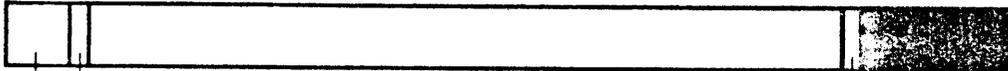
Zahlwort bei festem Komma



Vorzeichen

Besondere Kennzeichen

Zahlwort bei gleitendem Komma



Vorzeichen
Mantisse

Vorzeichen
Exponent

Besondere Kennzeichen

Befehlswort: 2 Befehle

12 Sedezimalen (Tetraden)



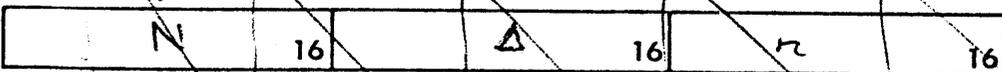
Operations-
teil

Adressenteil

Operations-
teil

Adressenteil

Indexwort je 4 Hexadezimale



Alphabetisches Wort:

8 Charaktere (Hexaden)

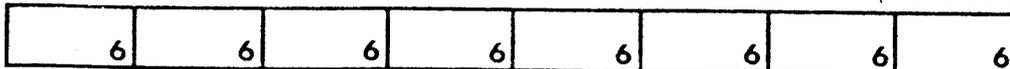
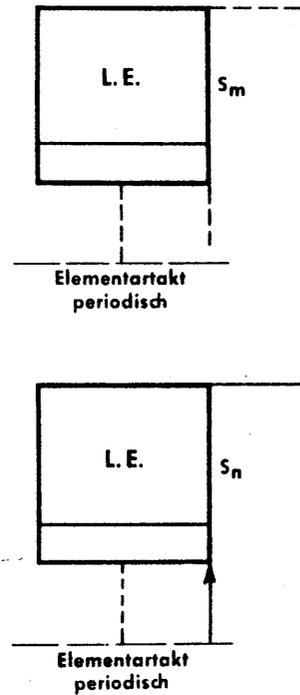


BILD 1

Wortstruktur in der Rechanlage
(nicht auf dem Magnetband)



im Steuerwerk



im Rechenwerk

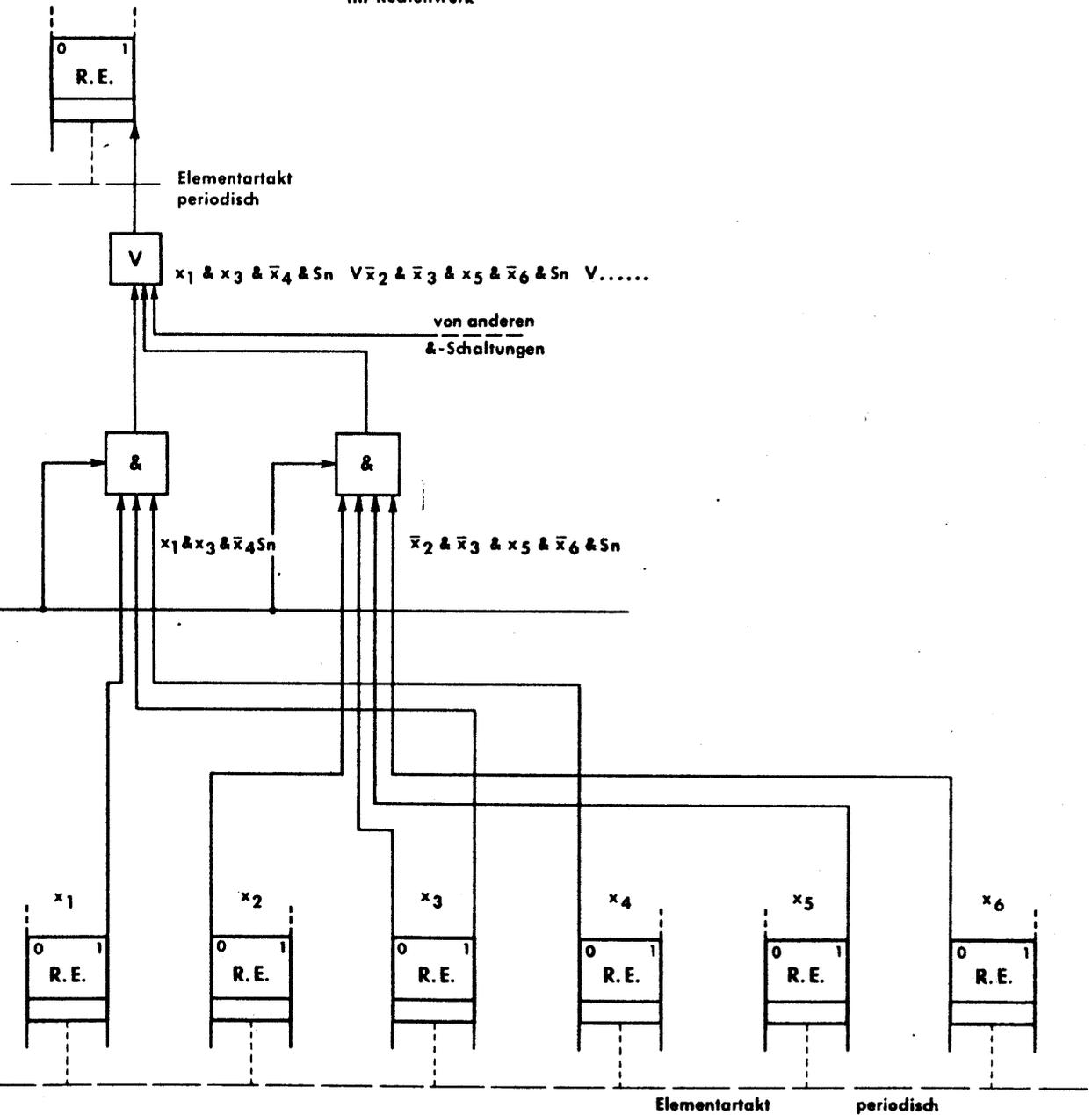


BILD 2 SCHALTKREISTECHNIK
SCHEMA DES DISJUNKTIVEN NORMALSYSTEMS



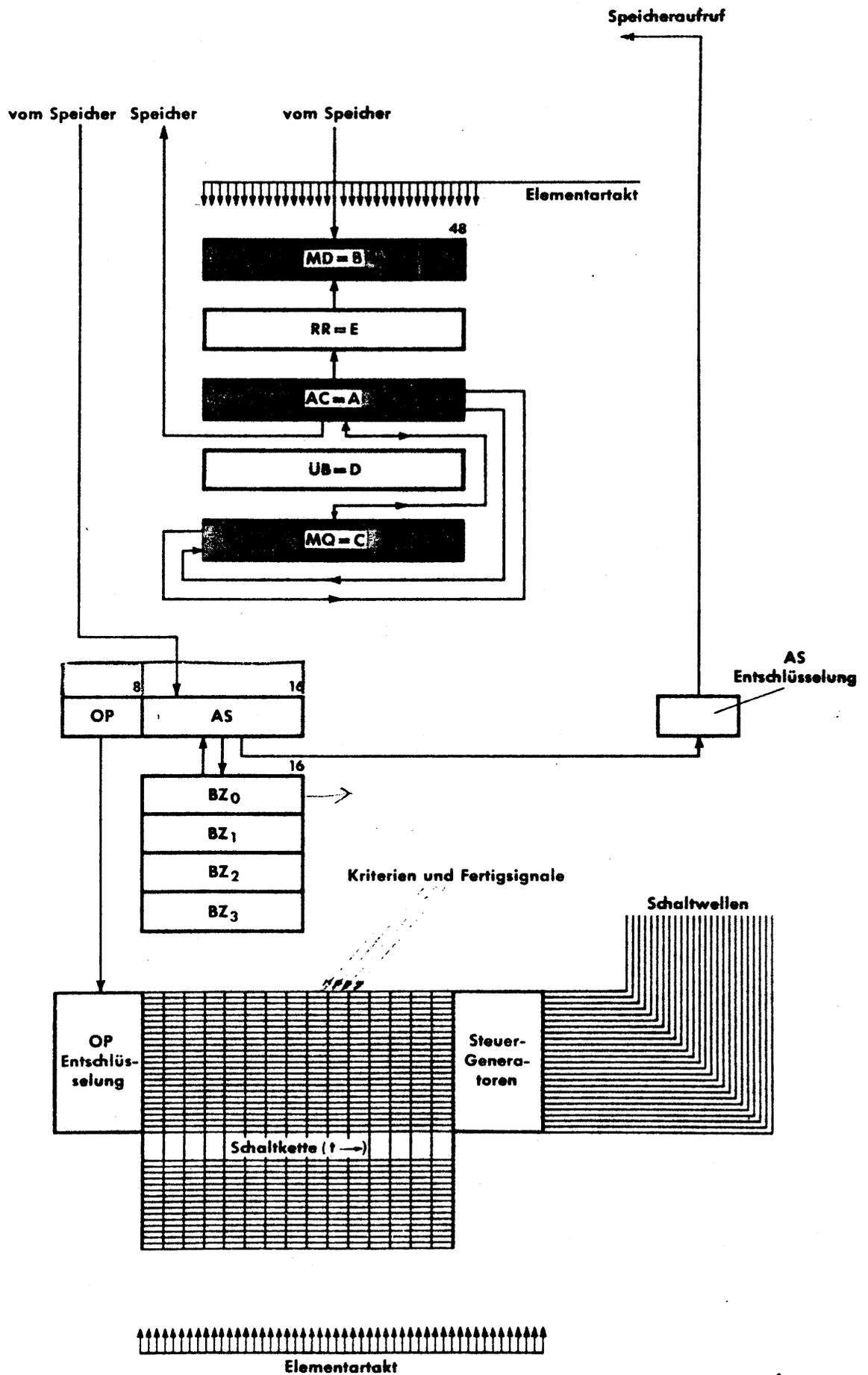
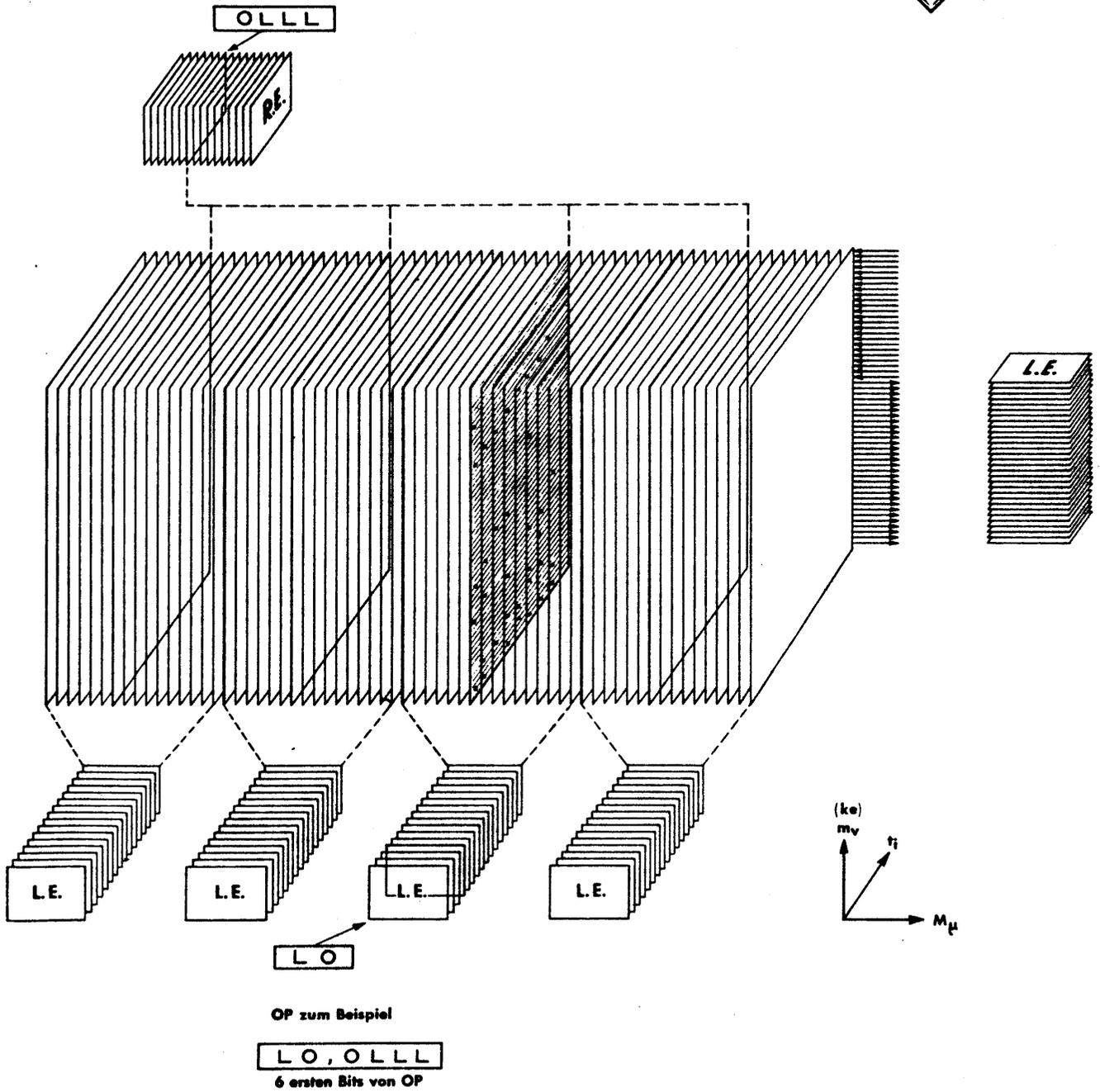


BILD 3 INFORMATIONSFLOSS IM ZENTRALEN RECHNER



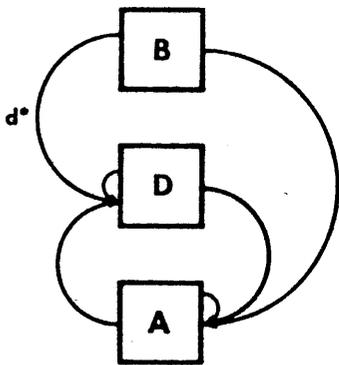
BKD 4 Mikroprogrammsteuerwerk

Ausführung des Mikrobefehls m_2, m_4, m_6, m_8 in der Makroplatte Nr. 38



Mikrooperation S₁ bei der Multiplikation

Fall $c_{39} = 1$



$$d^* = \underline{b \& \bar{d} \& a}$$

$$\bar{d}^* = \underline{\bar{b} \& d \& \bar{a}}$$

$$a^* = \underline{\bar{b} \& d \& \bar{a}}$$

$$\quad \vee \underline{b \& d \& \bar{a}}$$

$$\bar{a}^* = \underline{b \& \bar{d} \& a}$$

$$\quad \vee \underline{\bar{b} \& d \& a}$$

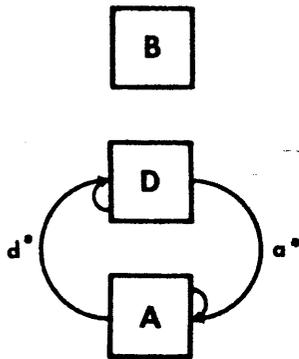
18 Dioden

b	d	a	d*	a*
O	O	O	O	O
O	O	L	O	L
O	L	O	O	L
L	O	O	O	L
O	L	L	L	O
L	O	L	L	O
L	L	O	L	O
L	L	L	L	L

Bedingtes Stellen

Mikrooperation S₂ bei der Multiplikation

Fall $c_{39} = 0$



$$\bar{d}^* = \underline{d \& \bar{a}}$$

$$a^* = \underline{d \& \bar{a}}$$

$$\bar{a}^* = \underline{d \& a}$$

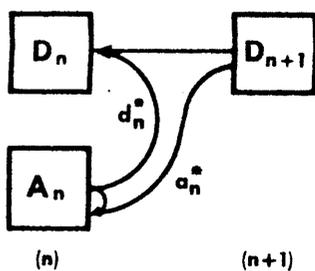
7 Dioden

d	a	d*	a*
O	O	O	O
O	L	O	L
L	O	O	L
L	L	L	O

Bedingtes Stellen

Mikrooperation S₃

Abbau der Überträge



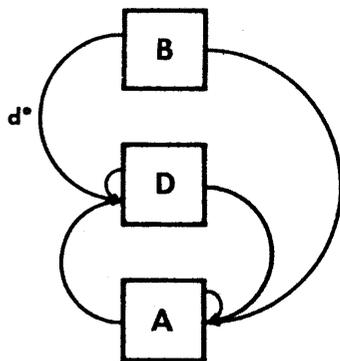
$$\left. \begin{aligned} d_n^* &= \underline{d_{n+1} \& a} \\ \bar{d}_n^* &= \underline{\bar{d}_{n+1} \vee \bar{a}_n} \end{aligned} \right\} \text{Stellen}$$

$$\left. \begin{aligned} a_n^* &= \underline{d_{n+1} \& \bar{a}_n} \\ \bar{a}_n^* &= \underline{d_{n+1} \& a_n} \end{aligned} \right\} \text{Bedingtes Stellen}$$

11 Dioden

d_{n+1}	a_n	d_n^*	a_n^*
O	O	O	O
O	L	O	L
L	O	O	L
L	L	L	O

Fall $c_{39} = 1$



Mikrooperation S_1 bei der Multiplikation

$$d^* = \underline{b \& \bar{d} \& a}$$

$$\bar{d}^* = \underline{\bar{b} \& d \& \bar{a}}$$

$$a^* = \underline{\bar{b} \& d \& \bar{a}} \vee \underline{b \& d \& \bar{a}}$$

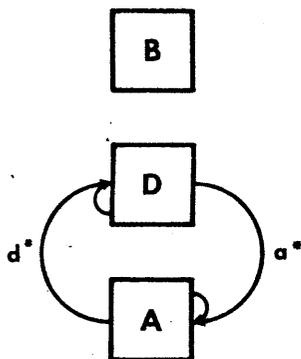
$$\bar{a}^* = \underline{b \& \bar{d} \& a} \vee \underline{\bar{b} \& d \& a}$$

18 Dioden

b	d	a	d^*	a^*
O	O	O	O	O
O	O	L	O	L
O	L	O	O	L
L	O	O	O	L
O	L	L	L	O
L	O	L	L	O
L	L	O	L	O
L	L	L	L	L

Bedingtes
Stellen

Fall $c_{39} = 0$



Mikrooperation S_2 bei der Multiplikation

$$\bar{d}^* = \underline{d \& \bar{a}}$$

$$a^* = \underline{d \& \bar{a}}$$

$$\bar{a}^* = \underline{d \& a}$$

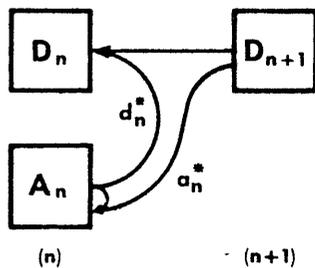
7 Dioden

d	a	d^*	a^*
O	O	O	O
O	L	O	L
L	O	O	L
L	L	L	O

Bedingtes
Stellen

Mikrooperation S_3

Abbau der Überträge

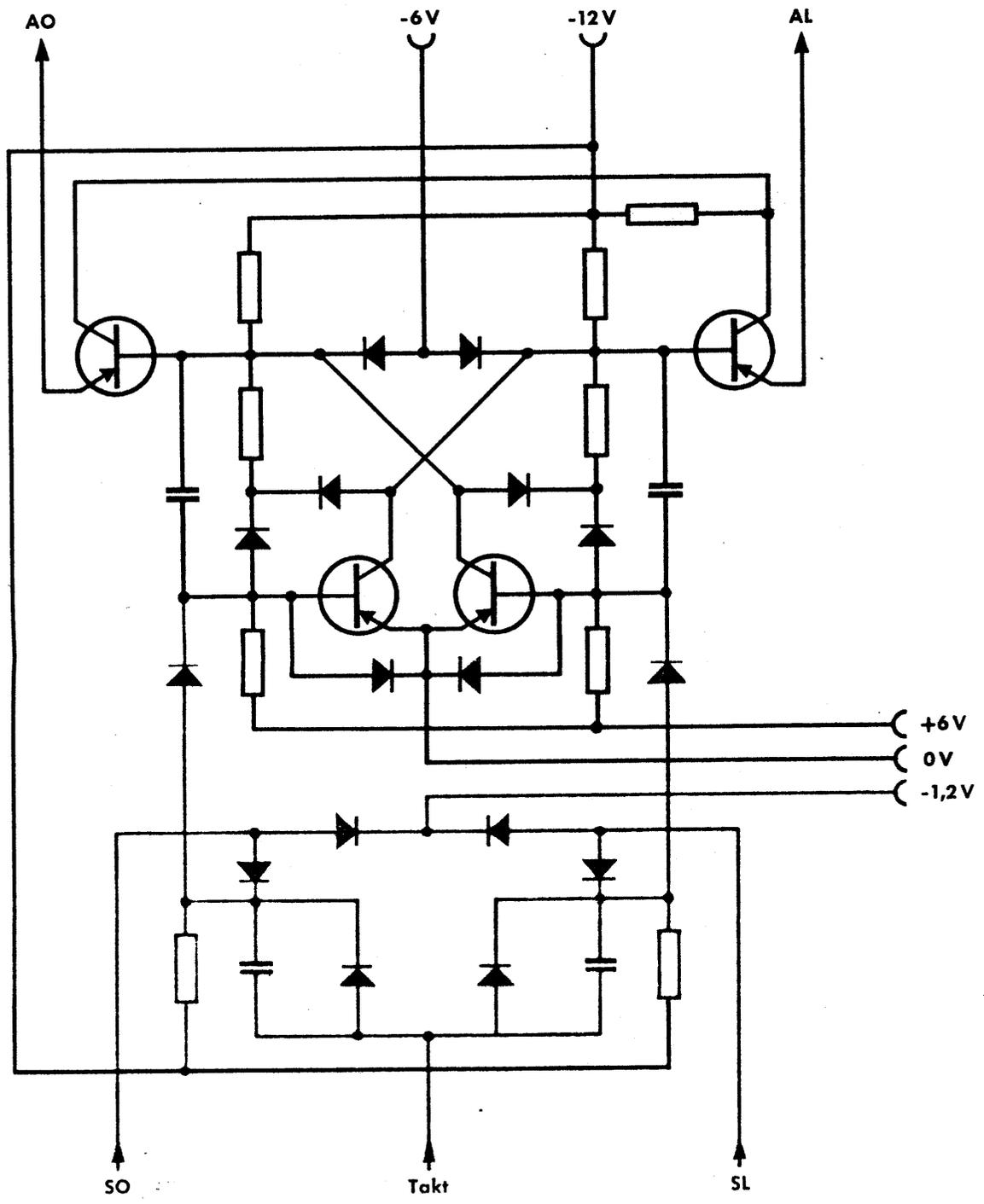


$$\left. \begin{aligned} d_n^* &= \underline{d_{n+1} \& a} \\ \bar{d}_n^* &= \underline{\bar{d}_{n+1} \vee \bar{a}_n} \end{aligned} \right\} \text{Stellen}$$

$$\left. \begin{aligned} a_n^* &= \underline{d_{n+1} \& \bar{a}_n} \\ \bar{a}_n^* &= \underline{d_{n+1} \& a_n} \end{aligned} \right\} \text{Bedingtes Stellen}$$

11 Dioden

d_{n+1}	a_n	d_n^*	a_n^*
O	O	O	O
O	L	O	L
L	O	O	L
L	L	L	O



		16	4	2	16	8	2	1	M-Zähler- Stand						
zu Beginn	MD	L	O	L	L	O			↓ 22	x 27					
	ÜB	O	O	O	O	O									
	AC	O	O	O	O	O	L	L			O	L	MQ	0	
1. Phase	MD	L	O	L	L	O			↓						
	ÜB	O	O	O	O	O									
	AC	O	L	O	L	L	O	L			L	O	MQ	1	
	MD	L	O	L	L	O									
	ÜB	O	O	O	L	O									
	AC	O	L	L	L	O	L	O			L	L	O	MQ	2
	MD	L	O	L	L	O									
	ÜB	O	O	L	L	O									
	AC	O	O	L	L	O	O	L			O	L	L	MQ	3
	MD	L	O	L	L	O									
	ÜB	O	O	L	L	O									
	AC	O	L	O	O	L	O	O			L	O	L	MQ	4
2. Phase	MD	L	O	L	L	O			↓						
	ÜB	O	O	L	L	O									
	AC	O	L	L	O	O	L	O			O	L	O	MQ	5
	MD	L	O	L	L	O									
	ÜB	L	O	O	O	O									
	AC	O	O	O	L	O	L	O			O	L	O	MQ	
am Ende der Rechnung	MD	L	O	L	L	O			↓						
	ÜB	O	O	O	O	O									
	AC	L	O	O	L	O	L	O			O	L	O	MQ	
		512	64	16	2										

1. Phase beendet; Fertigmeldung wird auf „Bereit“ gestellt

Fertigmeldung für Mikroprogrammsteuerwerk D=0
Ergebnis: (A C) ; Operation beendet = 594

